

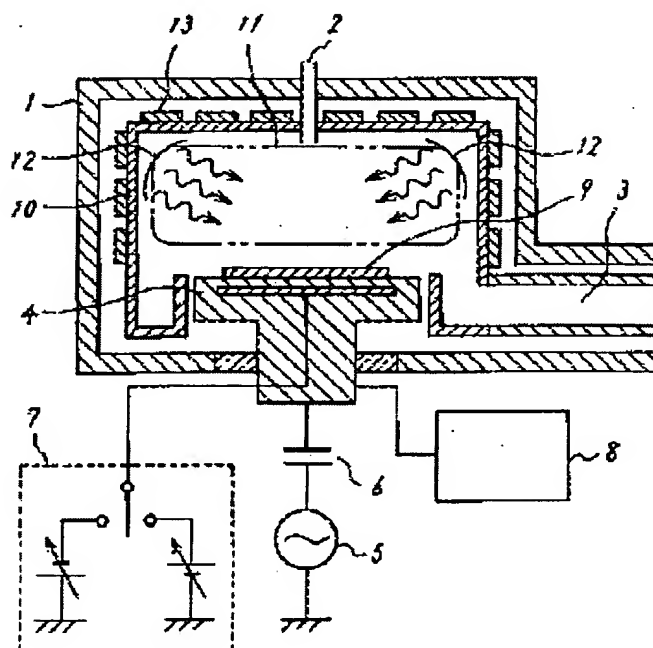
SEMICONDUCTOR PROCESSING UNIT AND METHOD FOR PROCESSING SEMICONDUCTOR SUBSTRATE

Patent number: JP2003124202
Publication date: 2003-04-25
Inventor: IIDA SATOSHI; MIYATAKE HIROSHI; SATO TETSUO;
 MARUYAMA TAKAHIRO; KUSUMI YOSHIHIRO;
 KIMURA HAJIME; TERATANI AKIYOSHI
Applicant: MITSUBISHI ELECTRIC CORP
Classification:
 - international: H01L21/3065; H05H1/46
 - european:
Application number: JP20020216084 20020725
Priority number(s): JP20020216084 20020725

Report a data error here

Abstract of JP2003124202

PROBLEM TO BE SOLVED: To obtain a semiconductor processing unit in which heat radiation to a semiconductor substrate is reduced by suppressing a temperature rise of a cover disposed in a chamber and reaction products adhering to the cover are removed easily. **SOLUTION:** Deposition of reaction products on the inner wall face of a chamber 1 is prevented by a cover 10. In order to reduce heat radiation from the cover 10 to a semiconductor substrate 9, semiconductor cooling elements 13 are arranged on the cover 10, and a current is fed in the direction for causing the endothermic reaction of the semiconductor cooling element 13 thus absorbing heat stored in the cover 10. The separation of the reaction products is facilitated by feeding a current in the direction for causing the exothermic reaction of the semiconductor cooling element 13 thereby elevating the temperature of the cover 10.



1: チェンバー	4: カソード電極
9: 半導体基板	10: カバー
11: プラズマ	13: 半導体冷却素子

Data supplied from the esp@cenet database - Worldwide

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-124202

(P2003-124202A)

(43) 公開日 平成15年4月25日 (2003.4.25)

(51) Int.Cl.⁷

識別記号

F I

テーマコード(参考)

H 0 1 L 21/3065

H 0 5 H 1/46

A 5 F 0 0 4

H 0 5 H 1/46

H 0 1 L 21/302

1 0 1 G

審査請求 有 請求項の数11 O L (全 12 頁)

(21) 出願番号 特願2002-216084(P2002-216084)
(62) 分割の表示 特願平6-186047の分割
(22) 出願日 平成6年8月8日(1994.8.8)

(71) 出願人 000006013
三菱電機株式会社
東京都千代田区丸の内二丁目2番3号
(72) 発明者 飯田 里志
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内
(72) 発明者 宮武 浩
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内
(74) 代理人 100093562
弁理士 児玉 俊英 (外3名)

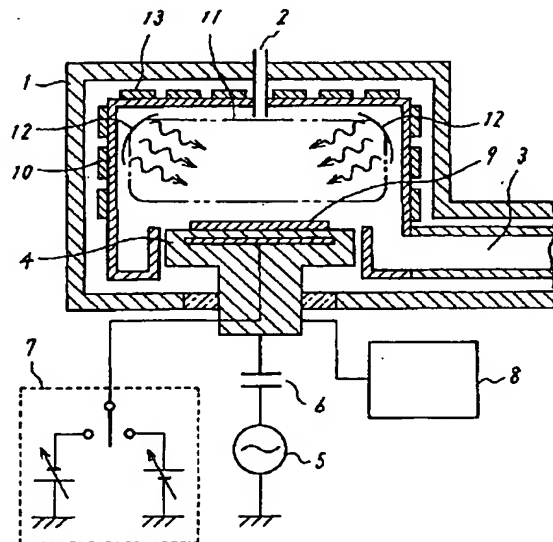
最終頁に続く

(54) 【発明の名称】 半導体処理装置および半導体基板の処理方法

(57) 【要約】

【目的】 チャンバー内に配置したカバーの温度上昇を抑制して、半導体基板への熱輻射を低減する。カバーに付着した反応生成物の除去を容易にする。

【構成】 チャンバー1の内壁面へ反応生成物が堆積するのをカバー10で防止する。そして、カバー10から半導体基板9への熱輻射を低減するためにカバー10に半導体冷却素子13を配置し、半導体冷却素子13が吸熱反応を起こす方向に電流を流して、カバー10に蓄積される熱を吸収する。半導体冷却素子13が発熱反応を起こす方向に電流を流して、カバー10の温度を高くすることによって、反応生成物の離脱を容易にする。



1: チャンバー
9: 半導体基板
11: プラズマ

4: カソード電極
10: カバー
13: 半導体冷却素子

1

【特許請求の範囲】

【請求項1】 チャンバー内のカソード電極に高周波電力を供給してプラズマを発生させて上記カソード電極に保持した半導体基板の表面処理を行い、上記カソード電極と上記チャンバーの内壁面との間に該チャンバーの内壁面全体を実質的に覆うカバーを設けて上記チャンバーの内壁面への反応生成物の堆積を防止するようにした半導体処理装置において、上記カバーを冷却する冷却手段を設けたことを特徴とする半導体処理装置。

【請求項2】 請求項1において、冷却手段はカバーのチャンバーの内壁面側に設けた半導体冷却素子であることを特徴とする半導体処理装置。

【請求項3】 請求項1において、冷却手段はカバーのチャンバーの内壁面側に当接した配管と、この配管に冷却した空気を供給する冷却空気供給手段とで構成されていることを特徴とする半導体処理装置。

【請求項4】 チャンバー内のカソード電極に高周波電力を供給してプラズマを発生させて上記カソード電極に保持した半導体基板の表面処理を行い、上記カソード電極と上記チャンバーの内壁面との間に該チャンバーの内壁面全体を実質的に覆うカバーを設けて上記チャンバーの内壁面への反応生成物の堆積を防止するようにした半導体処理装置において、上記チャンバーの内壁面に設けた第1の突起部と、上記カバーに設けた第2の突起部とが噛み合い状態で当接するように構成したことを特徴とする半導体処理装置。

【請求項5】 チャンバー内のカソード電極に高周波電力を供給してプラズマを発生させて上記カソード電極に保持した半導体基板の表面処理を行い、上記カソード電極と上記チャンバーの内壁面との間に該内壁面と所定の間隔をあけて該チャンバーの内壁面全体を実質的に覆うカバーを設け、上記チャンバーの内壁面への反応生成物の堆積を防止するようにした半導体処理装置において、上記カバーは上記チャンバーの内壁面に対向した側に配置した第1の輻射率を有する第1の堆積防止部材と、この第1の堆積防止部材に密着して上記第1の堆積防止部材の上記カソード電極側に配置され上記第1の輻射率より低い第2の輻射率を有する第2の堆積防止部材とで構成されていることを特徴とする半導体処理装置。

【請求項6】 請求項5において、第2の堆積防止部材は金属で構成し、第1の堆積防止部材は上記金属を酸化処理した酸化被膜で構成したことを特徴とする半導体処理装置。

【請求項7】 チャンバー内のカソード電極に高周波電力を供給してプラズマを発生させて上記カソード電極に保持した半導体基板の表面処理を行い、上記カソード電極と上記チャンバーの内壁面との間に該チャンバーの内壁面全体を実質的に覆うカバーを設けて上記チャンバーの内壁面への反応生成物の堆積を防止するようにした半導体処理装置において、上記プラズマにより上記半導体

2

基板への表面処理を行う前に、反応生成物を除去する目的で発生させた上記プラズマが発生しているときに上記カバーを加熱可能な加熱手段を設けたことを特徴とする半導体処理装置。

【請求項8】 請求項7において、加熱手段はカバーのチャンバーの内壁面側に配置されたペルティエ効果を有する半導体冷却素子で、発熱反応を起こす方向の電流を供給可能にしたものであることを特徴とする半導体処理装置。

【請求項9】 請求項7において、加熱手段はカバーのチャンバーの内壁面側に配置されたヒーターであることを特徴とする半導体処理装置。

【請求項10】 半導体基板をチャンバー内のカソード電極に保持し、上記カソード電極と上記チャンバーの内壁面との間に該チャンバーの内壁面全体を実質的に覆う、該内壁面への反応生成物の堆積防止のためのカバーを配し、該カソード電極に高周波電力を供給してプラズマを発生させて上記半導体基板の表面処理を行う半導体基板の処理方法において、上記プラズマ発生による上記カバーの温度上昇を抑制する手段を設けて、該カバーから上記半導体基板への熱輻射を低減することを特徴とする半導体基板の処理方法。

【請求項11】 半導体基板をチャンバー内のカソード電極に保持し、上記カソード電極と上記チャンバーの内壁面との間に該チャンバーの内壁面全体を実質的に覆う、該内壁面への反応生成物の堆積防止のためのカバーを配し、該カソード電極に高周波電力を供給してプラズマを発生させて上記半導体基板の表面処理を行う半導体基板の処理方法において、上記プラズマによる上記半導体基板の表面処理に先立って、上記カバーを加熱して該カバーにドライクリーニング処理を施すことを特徴とする半導体基板の処理方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、半導体基板の表面処理を行う半導体処理装置および半導体基板の処理方法に関するものである。

【0002】

【従来の技術】 図17は従来の半導体処理装置の断面図である。図17において、1はチャンバーで、ガス導入口2及び排気口3を有する。4はチャンバー1内に配置されたカソード電極、5は周波数13.56MHzの高周波電力をカソード電極4に供給する高周波電源、6はカップリングコンデンサ、7はカソード電極4に設けた静電吸着装置で、電圧の極性を変更することができる。8はカソード電極4を所定の温度に制御する冷却装置、9は半導体基板で、静電吸着装置7でカソード電極4に吸着されている。10はカソード電極4とチャンバー1の内壁面との間に内壁面と所定の間隔をあけて配置されたカバーで、反応生成物が付着する。11は高周波電源

3

5の印加によって発生したプラズマ、12はカバー10からの熱輻射である。

【0003】上記構成において、半導体基板9をチャンパー1内に搬送してカソード電極4の上に載置し、静電吸着装置7の静電吸着力によって吸着させる。そして、ガス導入口2から所望の流量のプロセスガスを導入して、所望の圧力に制御された状態で高周波電源5から周波数13.56MHzの高周波電力を投入することによって、プラズマ11が発生し半導体基板9に対するエッチングが行われる。この場合、カソード電極4は冷却装置8によって所望の温度に制御されている。そして、半導体基板9の処理が終了したら、静電吸着装置7の電圧の極性を切り換えて処理中に半導体基板9に蓄積された電荷を相殺する逆電圧を印加することによって、半導体基板9をカソード電極4から容易に離脱させることができる。なお、カバー10に付着して堆積した反応生成物は、カバー10を取り外して洗浄することによって、除去することができる。

【0004】

【発明が解決しようとする課題】従来の半導体処理装置は以上のように構成されていたので、例えばフォトリソをマスクとして膜のエッチングを行う場合に、プラズマ11が発生して時間が経過すると、カバー10がプラズマ11の発生に伴う熱を吸収して蓄積する。エッチング中は冷却装置8によってカソード電極4の温度制御がなされているので、半導体基板9の温度上昇を最少限に食い止めることができる。例えば、冷却装置8によってカソード電極4の温度を25℃に制御した場合、半導体基板9の温度は一般的なフォトリソの耐熱限界である100℃まで上昇しない。

【0005】しかし、処理が終了して半導体基板9をカソード電極4を離脱させる際とか、チャンパー1の内外へ搬送する際などの半導体基板9に対して温度制御がなされていない状況においては、カバー10に蓄積された熱輻射12を受けて半導体基板9の温度が上昇するので、フォトリソの変質を引き起こす恐れがあるという問題点があった。そこで、熱輻射12を受けたときの半導体基板9の最終到達温度を低下させるために、予め冷却装置8の設定温度を低くして半導体基板9の温度を下げておく必要がある。しかし、この場合は、エッチンググレートの低下や均一性の悪化が懸念されるという問題点があった。

【0006】この発明は上記のような問題点を解消するためになされたもので、半導体基板の温度上昇を抑制することができる半導体処理装置を提供するものである。

【0007】

【課題を解決するための手段】請求項1の発明は、チャンパー内のカソード電極に高周波電力を供給してプラズマを発生させてカソード電極に保持した半導体基板の表面処理を行い、カソード電極とチャンパーの内壁面との

4

間に該チャンパーの内壁面全体を実質的に覆うカバーを設けてチャンパーの内壁面への反応生成物の堆積を防止するようにした半導体処理装置において、カバーを冷却する冷却手段を設けたものである。

【0008】請求項2の発明は、請求項1において、冷却手段をカバーのチャンパーの内壁面側に設けた半導体冷却素子としたものである。

【0009】請求項3の発明は、請求項1において、冷却手段をカバーのチャンパーの内壁面側に当接した配管と、この配管に冷却した空気を供給する冷却空気供給手段とで構成したものである。

【0010】請求項4の発明は、カソード電極とチャンパーの内壁面との間に該チャンパーの内壁面全体を実質的に覆うカバーを設けてチャンパーの内壁面への反応生成物の堆積を防止するようにした半導体処理装置において、チャンパーの内壁面に設けた第1の突起部と、カバーに設けた第2の突起部とが噛み合い状態で当接するようにしたものである。

【0011】請求項5の発明は、カソード電極とチャンパーの内壁面との間に該内壁面と所定の間隔をあけて該チャンパーの内壁面全体を実質的に覆うカバーを設け、チャンパーの内壁面への反応生成物の堆積を防止するようにした半導体処理装置において、カバーをチャンパーの内壁面に対向した側に配置した第1の輻射率を有する第1の堆積防止部材と、この第1の堆積防止部材に密着して第1の堆積防止部材のカソード電極側に配置され第1の輻射率より低い第2の輻射率を有する第2の堆積防止部材とで構成したものである。

【0012】請求項6の発明は、請求項5において、第2の堆積防止部材を金属で構成し、第1の堆積防止部材を金属を酸化処理した酸化被膜で構成したものである。

【0013】請求項7の発明は、カソード電極とチャンパーの内壁面との間に該チャンパーの内壁面全体を実質的に覆うカバーを設けてチャンパーの内壁面への反応生成物の堆積を防止するようにした半導体処理装置において、プラズマにより半導体基板への表面処理を行う前に、反応生成物を除去する目的で発生させたプラズマが発生しているときにカバーを加熱可能な加熱手段を設けたものである。

【0014】請求項8の発明は、請求項7において、加熱手段はカバーのチャンパーの内壁面側に配置されたベルティエ効果を有する半導体冷却素子で、発熱反応を起こす方向の電流を供給可能にしたものである。

【0015】請求項9の発明は、請求項7において、加熱手段をカバーのチャンパーの内壁面側に配置されたヒーターとしたものである。

【0016】請求項10の発明は、半導体基板をチャンパー内のカソード電極に保持し、上記カソード電極と上記チャンパーの内壁面との間に該チャンパーの内壁面全体を実質的に覆う、該内壁面への反応生成物の堆積防止

5

のためのカバーを配し、該カソード電極に高周波電力を供給してプラズマを発生させて上記半導体基板の表面処理を行う半導体基板の処理方法において、上記プラズマ発生による上記カバーの温度上昇を抑制する手段を設け、該カバーから上記半導体基板への熱輻射を低減するものである。

【0017】請求項11の発明は、半導体基板をチャンパー内のカソード電極に保持し、上記カソード電極と上記チャンパーの内壁面との間に該チャンパーの内壁面全体を実質的に覆う、該内壁面への反応生成物の堆積防止のためのカバーを配し、該カソード電極に高周波電力を供給してプラズマを発生させて上記半導体基板の表面処理を行う半導体基板の処理方法において、上記プラズマによる上記半導体基板の表面処理に先立って、上記カバーを加熱して該カバーにドライクリーニング処理を施すものである。

【0018】

【作用】請求項1の発明では、チャンパーの内壁面へ反応生成物が堆積するのを防止するために設けたカバーを冷却手段で冷却することによって、プラズマ発生によるカバーの温度上昇が抑制されるため、カバーから半導体基板に対する熱輻射が低減する。

【0019】請求項2の発明では、請求項1において、冷却手段をカバーの内壁面側に設けた半導体冷却素子とし、半導体冷却素子に所定の方向の電流を流すことによって、カバーに蓄積される熱を吸収するため、カバーから半導体基板に対する熱輻射が低減する。

【0020】請求項3の発明では、請求項1において、カバーのチャンパーの内壁面側に当接した配管に冷却空気供給手段から冷却した空気を供給することによって、カバーの温度上昇を抑制するため、カバーから半導体基板に対する熱輻射が低減する。

【0021】請求項4の発明では、チャンパーの内壁面に設けた第1の突起部と、カバーに設けた第2の突起部とが噛み合い状態で当接するようにしたことによって、チャンパーの内壁とカバーとの接触面積を増大させるので、熱の伝達効率が向上してカバーの温度上昇を抑制するため、カバーから半導体基板に対する熱輻射が低減する。

【0022】請求項5の発明では、カバーを第1の輻射率を有する第1の堆積防止部材と、第1の熱輻射率より小さい第2の輻射率を有する第2の堆積防止部材とで構成したことによって、輻射率の大きい第1の堆積防止部材からチャンパーの内壁面側への熱輻射が、第2の堆積防止部材から半導体基板への熱輻射より多くなるため、カバーから半導体基板に対する熱輻射が低減する。

【0023】請求項6の発明では、請求項5において、第2の堆積防止部材を金属で構成し、第1の堆積防止部材を金属の酸化被膜で構成したことによって、第1の堆積防止部材からの熱輻射を大きくし、第2の堆積防止部

6

材からの熱輻射が小さくなるため、カバーから半導体基板に対する熱輻射が低減する。

【0024】請求項7の発明では、プラズマにより半導体基板への表面処理を行う前に、反応生成物を除去する目的で発生させたプラズマが発生しているときにカバーを加熱する加熱手段を設けたことによって、カバーの温度を高くすることができ、カバーに堆積した反応生成物の離脱が促進されるので、カバーのカソード電極側の輻射率が低減して、半導体基板への熱輻射が少なくなる。

【0025】請求項8の発明では、請求項7において、加熱手段をベルティエ効果を有する半導体素子とし、発熱反応を起こす電流を流すことによって、カバーの温度を高くすることができるので、カバーに堆積した反応生成物の離脱を促進させ、除去が容易になる。

【0026】請求項9の発明では、請求項7において、加熱手段をヒーターとしたことによって、カバーの温度を高くすることができ、カバーに堆積した反応生成物の離脱が促進されるので、カバーのカソード電極側の輻射率が低減して、半導体基板への熱輻射が少なくなる。

【0027】請求項10の発明では、プラズマ発生によるカバーの温度上昇を抑制する手段を設け、該カバーから半導体基板への熱輻射を低減するため、半導体基板の温度上昇が抑制され、半導体基板の表面処理が安定して行える。

【0028】請求項11の発明では、プラズマによる半導体基板の表面処理に先立って、上記カバーを加熱して該カバーにドライクリーニング処理を施すため、カバーに既に堆積していた反応生成物を除去でき、その後の半導体基板の表面処理時に、カバーから半導体基板への熱輻射が低減できて半導体基板の温度上昇が抑制され、半導体基板の表面処理が安定して行える。

【0029】

【実施例】実施例1. 以下、この発明の実施例について説明する。図1は実施例1の構成を示す断面図である。図1において、1～12は従来と同様である。13はベルティエ効果を有する冷却手段としての半導体冷却素子で、カバー10のチャンパー1の内壁面側に外周を覆うように複数個配置されている。

【0030】ベルティエ効果は、異種の導体間又は半導体間の接点に電流を流したとき、接点でジュール熱以外に熱の発生及び吸収が起こる現象である。そして、発熱反応か吸熱反応かは、接点に流す電流の方向によって決定される。

【0031】通常は、発熱反応及び吸熱反応の効率の面から図2に示すように構成されている。図2において、14はn型半導体、15はp型半導体、16はn型半導体14に接続した電極、17はp型半導体15に接続した電極、18は両半導体14、15を接続した接点、19は両電極16、17に接続した電源である。

【0032】上記構成において、接点18に電源19か

7

ら所定の方向の電流を流すことによって、接点18に吸熱反応が生じて冷却されるので、接点18がカバー10に当接されているとカバー10が冷却される。これによって、カバー10に蓄積される熱を相殺する。このような、一段接点のペルティエ素子の場合は、数十℃の温度降下が実現される。なお、熱吸収率に優れた半導体素子の材料としては、例えばBi₂Te₃がある。

【0033】また、図3に示すように図2の構造の素子を多段配置することによって、さらに冷却効率を向上させることができる。図3において、電源19aから各電極20a、20b、20c、20dを介して各半導体及び接点21a、21b、21cに電流を流す。ペルティエ効果によって各接点21a～21cが各電極20a～20dの温度T₁より低い温度T₂まで冷却される。そして、温度T₂が絶縁体22を介して次段の各電極23a、23b、23cに温度T₂が伝達される。

【0034】次に、電源19bから各電極23a～23cを介して各半導体及び接点24a、24bに電流を流す。ペルティエ効果によって各接点24a、24bが各電極23a～23cの温度T₂より低い温度T₃まで冷却される。そして、温度T₂が絶縁体25を介してさらに次段の各電極26a、26bに温度T₃が伝達される。

【0035】次に、電源19cから各電極26a、26bを介して各半導体14、15及び接点27に電流を流す。ペルティエ効果によって接点27が各電極26a、26bの温度T₃より低い温度T₄まで冷却される。このようにして、各接点の温度は、T₁>T₂>T₃>T₄となり多段に構成することによって、百数十℃の温度降下を実現させることができる。

【0036】例えば、カバー10の材質をアルミニウムとし、プラズマの発生に伴う熱が蓄積されてカバー10の温度が300℃に上昇したとする。この場合に、カバー10に冷却手段13が設けられていないと、カバー10が有する全輻射エネルギーが53[W]となる。しかし、半導体にBi₂Te₃を使用した多段構成の接点を有する半導体冷却素子13でカバー10を冷却してカバー10の温度が150℃になると、カバー10の有する全輻射エネルギーが16[W]となって、全輻射エネルギーを約70%抑制することができる。

【0037】以上のように実施例1では、カバー10の外周にペルティエ効果を有する半導体冷却素子13を配置したので、カバー10を常に所定の温度(150℃以下)に保持することが可能になる。したがって、プラズマに起因して生ずる熱がカバー10に蓄積されるのを抑制できる。これによって、冷却装置8による半導体基板9の温度制御がなされていなくても、カバー10からの熱輻射を半導体冷却素子13によって70%抑制することができる。この結果、半導体基板9の温度上昇が抑制されるので、フォトリソストの変質を防止できる。な

8

お、カバー10の温度を低くしたいときには、半導体冷却素子13へ供給する電流値を上げればよい。

【0038】実施例2. 図4は実施例2の構成を示す断面図である。図4において、1～12は従来のもと同様である。28、29はカバー10のチャンバー1の内壁面側に当接した配管で、カバー10の外周と密着して接触するようにしてある。30は断熱された容器、31は容器30に充填された液体窒素などの冷却媒体で、断熱された状態で低温(<0℃)を維持し得る液体である。32は冷却媒体31が蒸発するときの気化熱により冷却された冷却空気、33はファンで、冷却空気32を配管28、29内に送り込む。なお、30～33で冷却手段としての冷却空気供給手段34を構成している。35はチャンバー1の外へ送られた空気、36は空気35を容器30に戻す戻り管である。

【0039】上記構成において、容器30内で気化熱により冷却された冷却空気32はファン33によって配管28、29内に送り込まれる。そして、カバー10を冷却してチャンバー1の外へ送られた空気35は、再び戻り管36から容器30へ戻されて循環する。カバー10を均一に冷却するには配管28、29をきめ細かく配置すればよいが、配管28、29の長さが長くなると配管28、29の下流の部分の冷却が十分にできない。そこで、きめ細かく配置した配管28、29を複数のブロックに分割して、各ブロック毎に冷却空気供給手段34を配置すればよい。

【0040】以上の構成により、カバー10を均一に冷却できるので、局所的な熱の蓄積を防止できる。したがって、冷却装置8による温度制御がなされていなくても、半導体基板9への熱輻射の影響を抑制することができる。

【0041】実施例3. 図5は実施例3の構成を示す断面図である。図5において、1～12は従来と同様である。28～30、32～36は図4のものと同様である。37は冷却空気供給手段で、容器30内に収容したドライアイス37aで昇華熱により空気を冷却して冷却空気32をつくる。そして、冷却空気32をファン33で配管28、29内に送り込んでカバー10を冷却する。以下の動作は実施例2と同様である。

【0042】実施例4. 図6は実施例4の構成を示す断面図である。図6において、1～9、11、12は従来と同様である。38はチャンバー1の内壁で、突起部38aが形成されている。39はカソード電極4と内壁38との間に配置されたカバーで、内壁38の突起部38aと噛み合って当接するように突起部39aが形成されている。上記構成において、各突起部38a、39aを当接するように噛み合わせることによって、熱の伝達効率を向上させることができる。

【0043】なお、各突起部38a、39aは直線状に形成してもよいが、円周状の周方向に雄ねじと雌ねじと

10

20

30

40

50

9

の関係になるように形成した方が、接触面の圧力のかけ方が容易になるので望ましい。

【0044】図7～図10はカバー及びチャンバーの要部を示す。図7はカバーの平面図、図8は図7のVⅠⅠ-ⅠⅠⅠⅠ線からみた断面図、図9はチャンバーのⅠⅠⅠⅠ-ⅠⅠⅠⅠ線の断面図、図10は図9のⅠⅠⅠⅠ-ⅠⅠⅠⅠ線の断面図である。

【0045】図7及び図8において、40は一端が閉塞された筒状のカバーで、円周上を例えば図示のように8分割し、分割した外周の円弧部及び閉塞された上面部にひとつ置きにチャンバー1の内壁面に延びたフィン状の突起部40a、40bが形成されている。そして、突起部40aはカバー40の軸方向に複数段設けられている。また、突起部40bはカバー40の外周と中心との間に複数個設けられている。

【0046】図9及び図10において、41は円筒状のチャンバーで、カバー40に対応して円周上を8分割し、カバー40の突起部40a、40bが存在しない部分にカバー40に対向する側に延びたフィン状の突起部41a、41bが形成されている。そして、突起部41aはチャンバー41の軸方向に複数段設けられている。また、突起部41bはチャンバー41の中心側に向かって複数個設けられている。

【0047】このように形成したカバー40の各突起部40a、40bとチャンバー41の各突起部41a、41bとが衝突しないようにカバー40をチャンバー41に挿入する。そして、突起部40a、40bと突起部41a、41bとが対向する位置まで回転して、両突起部40a、40b及び41a、41bを噛み合わせ当接させる。このように、円周上を8分割した場合は、カバー40を45度(360度/8)回転させるだけで、カバー40とチャンバー41との組み合わせができる。カバー40及びチャンバー41の円周上の分割は、4分割以上であればよい。この結果、カバー40からチャンバー41への熱伝達が効率よく行われるとともに、メンテナンス性も向上させることができる。

【0048】実施例5。図11は実施例5の構成を示す断面図である。1～9、11、12は従来のものと同様である。42はカソード電極4とチャンバー1の内壁面の間に配置した金属からなる堆積防止部材で、所定の放射率を有する。43は堆積防止部材42のチャンバー1の内壁面側に密着した堆積防止部材で、セラミックス、石英又は金属酸化物のような耐熱性を有する絶縁物で構成されている。なお、両堆積防止部材42、43でカバー44を構成している。一般的に放射率は金属より絶縁物の方が大きい。例えば、200℃近辺におけるアルミニウムの放射率は0.04程度であるが、アルミニウムの酸化した面は0.7程度である。

【0049】また、堆積防止部材43をセラミックス又は石英とし、堆積防止部材43に金属をコーティングし

10

た金属コーティング部材を堆積防止部材42とした構成にすることもできる。なお、セラミックス及び石英の放射率が室温付近で0.9以上であるのに対して、多くの金属の放射率は0.1以下である。

【0050】以上の構成によれば、チャンバー1の内壁面に対向した堆積防止部材43の放射率がカソード電極4側の堆積防止部材42の放射率より大きくなるので、半導体基板9への熱放射を低く抑えることができる。

【0051】一般に、固体表面から放射により放出される全エネルギーQは、数1式のとおりである。

【0052】

【数1】

$$Q = 5.7 \times A \cdot \varepsilon \cdot \left(\frac{T}{100} \right)^4 \quad [W]$$

【0053】ここで、Aは固体の表面積[m²]、εは放射率、Tは温度[°K]である。カバー44の温度は、接触による熱伝導を無視すれば、プラズマ11の照射によってカバー44が受け取るエネルギーと、数1の式の放射エネルギーのチャンバー1の内壁及び半導体基板9が受け取るエネルギーとが等しくなる所で熱平衡に達する。したがって、半導体基板9が受け取るエネルギーを小さくするためには、カバー44の半導体基板9に対向する堆積防止部材42の放射率を低減し、チャンバー1の内壁面に対向する堆積防止部材43の放射率を増大させることが有効である。これによって、半導体基板9のエッチング中及び温度制御がなされていない状態での温度上昇を抑制できる。

【0054】実施例6。図12は実施例6の構成を示す断面図である。図12において、1～9、11、12は従来のものと同様である。45はカソード電極4とチャンバー1の内壁面との間に配置したカバーで、チャンバー1の内壁面に対向した第1の面45aの仕上げがカソード電極4に対向した第2の面45bの平滑な面の仕上げより粗くて凹凸の激しい粗面状態に加工してある。

【0055】一般に、放射率と放射線の吸収率とは同一の値になる。数1の式に示したように固体の表面積Aが大きいほど吸収エネルギーが増大する。したがって、第1の面45aを粗面状態にしたので、チャンバー1の内壁面に吸収されるエネルギーが増大し、カバー45の温度が低減される。この結果、カバー45から半導体基板9への熱放射が低減される。

【0056】実施例7。図13は実施例7の構成を示す断面図である。図13において、1～9、11、12は従来のものと同様である。46はチャンバー1の内壁面とカソード電極4との間に配置されたカバー、47は端部47aが露出するようにカバー46の内部に埋設された放熱部材で、熱伝導性に優れた金属材料が使用されている。なお、放熱部材47の端部47aをチャンバー1に接続して、チャンバー1を通して熱放散を行う。この

11

場合には、チャンバー1を冷凍機などで温度調節する。又は端部47aをチャンバー1の外部に引き出して、直接チャンバー1の外部に熱放散させる。

【0057】図14は放熱部材47を線状として格子状にカバー46に埋設したものである。図15は放熱部材47を板状としてカバー46に埋設したものである。

【0058】このように、プラズマ11の発生に伴ってカバー46に蓄積しようとする熱を放熱部材47を通して外部へ放熱させることによって、カバー46の温度上昇が抑制されるので、半導体基板9への熱輻射が低減される。

【0059】実施例8、図16は実施例8の構成を示す断面図である。図16において、2~12は従来のものと同様である。48はチャンバーで、壁部材49と壁部材49の内壁側に密着した壁部材50とで構成されている。壁部材50の輻射率は壁部材49の輻射率より大きい材質のもので形成されている。例えば、壁部材49を金属とし、壁部材50が壁部材49の表面を酸化処理して形成した酸化被膜とする。また、壁部材49に対して、壁部材50を絶縁物をコーティングしたコーティング膜としてもよい。絶縁物としてカーボンブラックなどが利用できる。

【0060】輻射率は輻射線の吸収率に等しいので、輻射率の大きい材質ほど輻射エネルギーを受けたときの吸収性に優れている。したがって、金属からなる壁部材49の内壁側に絶縁物の壁部材50を配置することによって、カバー10から放出されるエネルギーは、輻射率の高いチャンバー48の壁部材50に効率よく吸収されるので、カバー10に戻るエネルギーが減少する。この結果、カバー10の温度上昇が低減されて半導体基板9の温度上昇を抑制する。

【0061】実施例9、実施例1では図1において、ベルティエ効果を利用した半導体冷却素子13で吸熱反応を起こしてカバー10に蓄積する熱量を低減させるようにしたが、半導体基板9の表面処理に先立ってカバー10のドライクリーニングすることにも適用できる。

【0062】例えば、シリコン酸化膜のエッチングの場合には、 CHF_3 、 CF_4 、 C_2F_6 などのガスプラズマで半導体基板9の処理を行うので、カバー10に CxFy 系の堆積膜が付着する。 CxFy 系の堆積膜が付着した場合には付着面の輻射率が增大し、半導体基板9の温度上昇を引き起こす。そこで、 CxFy 系の堆積膜を除去するために、半導体基板9の表面処理を行う前に、 O_2 、 NF_3 などのガスプラズマを用いたドライクリーニングが行われる。

【0063】 CxFy 系の堆積膜が付着したカバー10の温度が高いほど離脱が促進される。そこで、図1の構成において、半導体基板9に対する表面処理を行う場合とは逆方向の電流をベルティエ効果を利用した半導体冷却素子13に流して発熱反応を起こすことによって、カ

12

バー10の温度を上昇させる。これによって、 CxFy 系の堆積膜を効率よく除去することができるので、半導体基板9の表面処理を行うときにカバー10からの輻射率を低減することができる。

【0064】実施例10、実施例9では、ドライクリーニングを行うときにベルティエ効果を利用した半導体冷却素子13を利用したものについて説明したが、堆積膜の除去効率を向上させることを目的とした場合には、ヒーターでカバー10を加熱しても同様の効果が期待される。

【0065】

【発明の効果】請求項1の発明では、チャンバーの内壁面へ反応生成物が堆積するのを防止するために設けたカバーを冷却手段で冷却することによって、プラズマ発生によるカバーの温度上昇が抑制されるので、半導体基板に対する熱輻射の影響が減少して半導体基板の温度上昇が抑制されるため、フォトリソストの変質が防止でき安定した処理を行うことができる。

【0066】請求項2の発明では、請求項1において、冷却手段をカバーの内壁面側に設けた半導体冷却素子とし、半導体冷却素子に所定の方向の電流を流すことによって、カバーに蓄積される熱を吸収するので、半導体基板に対する熱輻射の影響が減少して半導体基板の温度上昇が抑制されるため、フォトリソストの変質が防止でき安定した処理を行うことができる。

【0067】請求項3の発明では、請求項1において、カバーのチャンバーの内壁面側に当接した配管に冷却空気供給手段から冷却した空気を供給することによって、カバーの温度上昇を抑制するので、半導体基板に対する熱輻射の影響が減少して半導体基板の温度上昇が抑制されるため、フォトリソストの変質が防止でき安定した処理を行うことができる。

【0068】請求項4の発明では、チャンバーの内壁面に設けた第1の突起部と、カバーに設けた第2の突起部とが噛み合い状態で当接するようにしたことによって、チャンバーの内壁とカバーとの接触面積を増大させるので、熱の伝達効率が向上してカバーの温度上昇を抑制する。したがって、半導体基板に対するカバーからの熱輻射の影響が減少して半導体基板の温度上昇が抑制されるため、フォトリソストの変質を防止でき安定した処理を行うことができる。

【0069】請求項5の発明では、カバーを第1の輻射率を有する第1の堆積防止部材と、第1の熱輻射率より小さい第2の輻射率を有する第2の堆積防止部材とで構成したことによって、輻射率の大きい第1の堆積防止部材からチャンバーの内壁面側への熱輻射が、第2の堆積防止部材から半導体基板9への熱輻射より多くなる。したがって、半導体基板に対するカバーからの熱輻射の影響が減少して半導体基板の温度上昇が抑制されるため、フォトリソストの変質を防止でき安定した処理を行うこ

13

とができる。

【0070】請求項6の発明では、請求項5において、第2の堆積防止部材を金属で構成し、第1の堆積防止部材を金属の酸化被膜で構成して、第1の堆積防止部材からの熱輻射を第2の堆積防止部材からの熱輻射より大きくすることによって、半導体基板に対するカバーからの熱輻射の影響が減少して半導体基板の温度上昇が抑制されるため、フォトリソットの変質を防止でき安定した処理を行うことができる。

【0071】請求項7の発明では、プラズマにより半導体基板への表面処理を行う前に、反応生成物を除去する目的で発生させたプラズマが発生しているときにカバーを加熱する加熱手段を設けたことによって、カバーの温度を高くすることができ、カバーに堆積した反応生成物の離脱が促進されるので、カバーのカソード電極側の輻射率が低減して、半導体基板への熱輻射が少なくなるため、フォトリソットの変質を防止でき、安定した処理を行うことができる。

【0072】請求項8の発明では、請求項7において、加熱手段をペルティエ効果を有する半導体素子とし、発熱反応を起こす電流を流すことによって、カバーの温度を高くすることができるので、カバーに堆積した反応生成物の離脱を促進させ、除去が容易になる。

【0073】請求項9の発明では、請求項7において、加熱手段をヒーターとしてカバーの温度を高めることによって、カバーに堆積した反応生成物の離脱を促進させ、除去が容易になる。

【0074】請求項10の発明では、プラズマ発生によるカバーの温度上昇を抑制する手段を設け、該カバーから半導体基板への熱輻射を低減するため、半導体基板の温度上昇が抑制され、半導体基板に形成されたフォトリソット等の変質が防止でき、半導体基板の表面処理が安定して行える。

【0075】請求項11の発明では、プラズマによる半

14

導体基板の表面処理に先立って、上記カバーを加熱して該カバーにドライクリーニング処理を施すため、カバーに既に堆積していた反応生成物を除去でき、その後の半導体基板の表面処理時に、カバーから半導体基板への熱輻射が低減できて半導体基板の温度上昇が抑制され、半導体基板に形成されたフォトリソット等の変質が防止でき、半導体基板の表面処理が安定して行える。

【図面の簡単な説明】

【図1】 発明の実施例1を示す断面図である。

【図2】 実施例1の要部を示す説明図である。

【図3】 実施例1の要部を示す説明図である。

【図4】 発明の実施例2を示す断面図である。

【図5】 発明の実施例3を示す断面図である。

【図6】 発明の実施例4を示す断面図である。

【図7】 図6のカバーを示す平面図である。

【図8】 図7のV I I I - V I I I線の断面図である。

【図9】 図6のI X - I X線の断面図である。

【図10】 図9のX - X線の断面図である。

【図11】 発明の実施例5を示す構成図である。

【図12】 発明の実施例6を示す構成図である。

【図13】 発明の実施例7を示す構成図である。

【図14】 図13の要部を示す斜視図である。

【図15】 図13の要部を示す斜視図である。

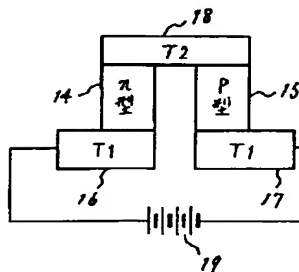
【図16】 発明の実施例8を示す構成図である。

【図17】 従来の半導体処理装置の断面図である。

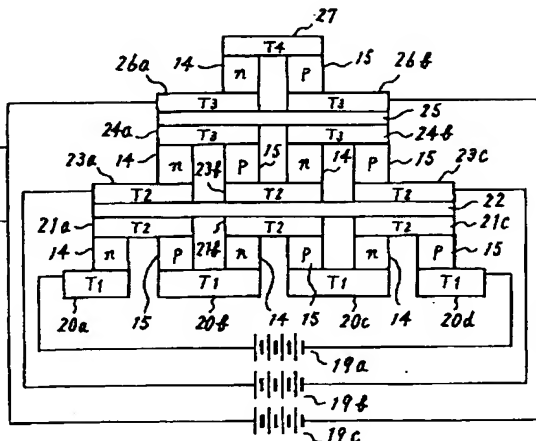
【符号の説明】

1, 48 チャンバー、4 カソード電極、9 半導体基板、10, 39, 44, 45, 46 カバー、11 プラズマ、13 半導体冷却素子、28, 29 配管、34, 37 冷却空気供給手段、38 内壁、38a, 39a 突起部、42, 43 堆積防止部材、45a 第1の面、45b 第2の面、47 放熱部材、49, 50 壁部材。

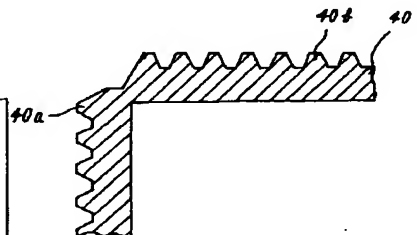
【図2】



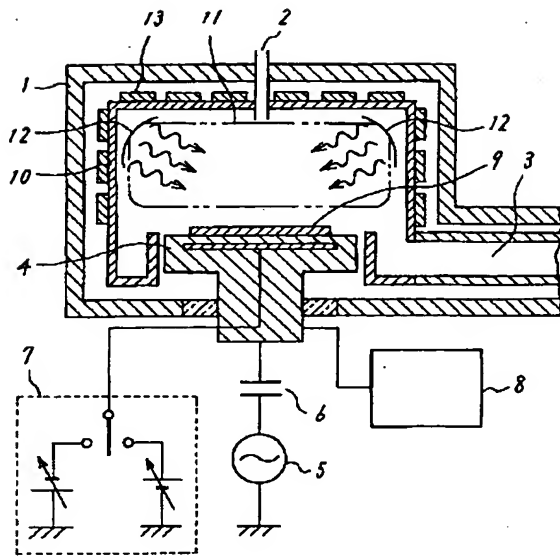
【図3】



【図8】

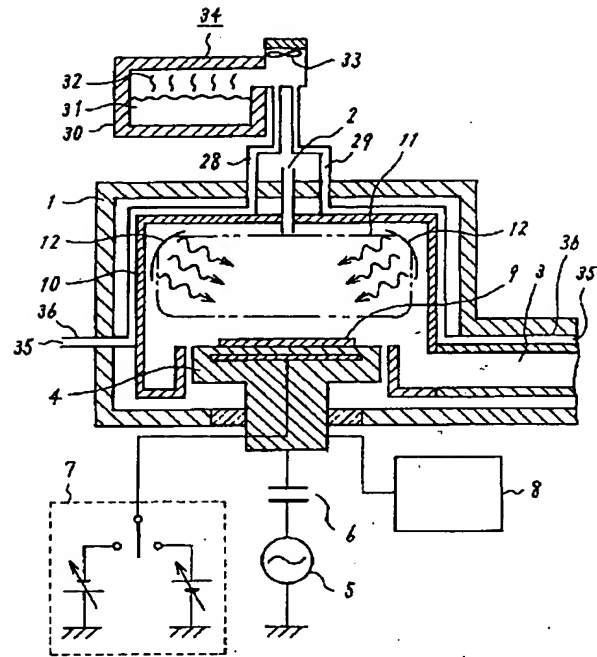


【図1】



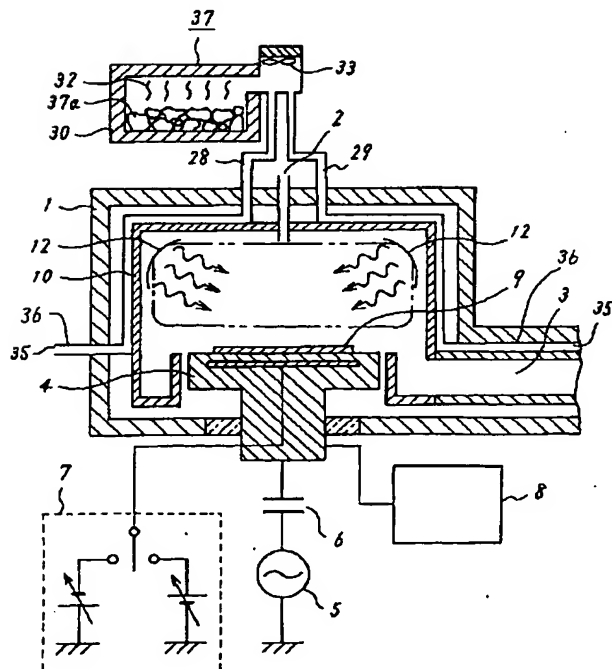
1: チャンバー
9: 半導体基板
11: プラズマ
4: カソード電極
10: カバー
13: 半導体冷却素子

【図4】



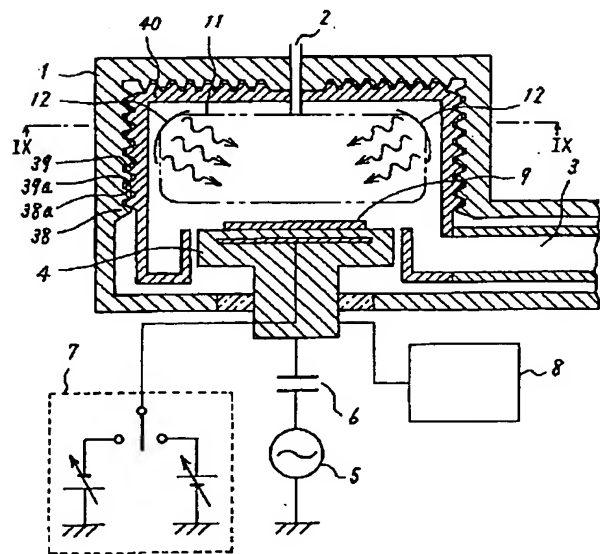
28, 29: 配管
34: 冷却空気供給手段

【図5】



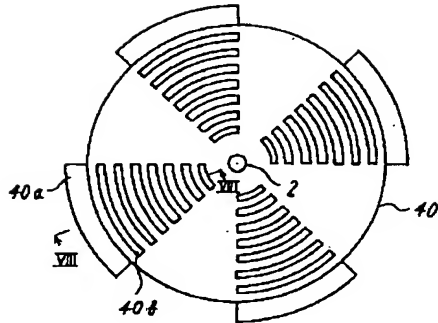
37: 冷却空気供給手段

【図6】

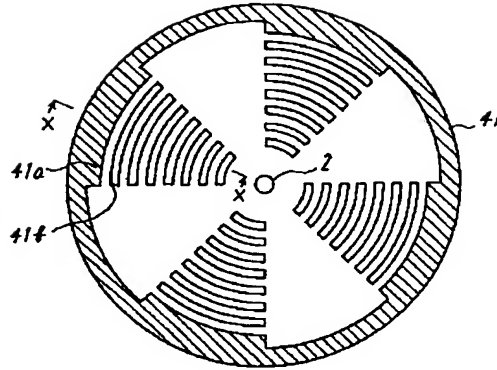


38: 内壁
39: カバー
38a: 突起部
39a: 突起部

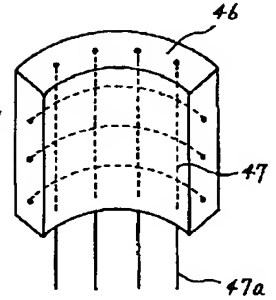
【図7】



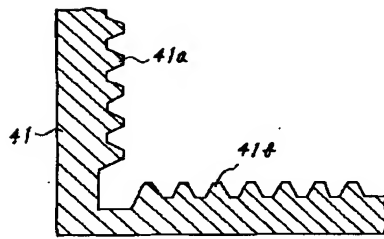
【図9】



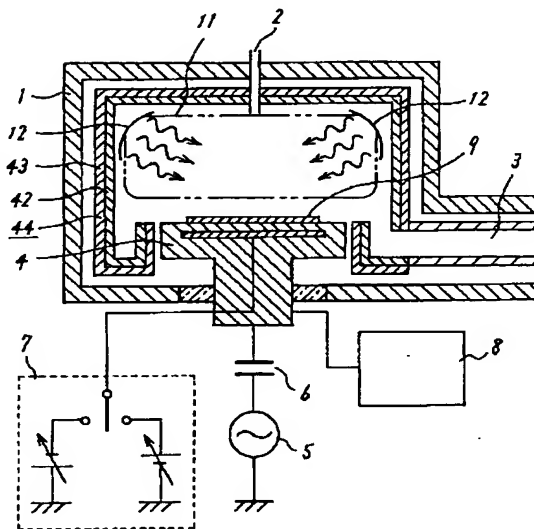
【図14】



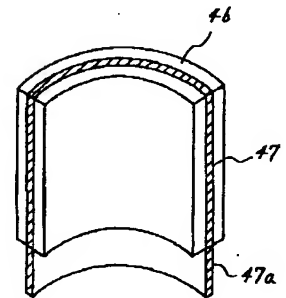
【図10】



【図11】

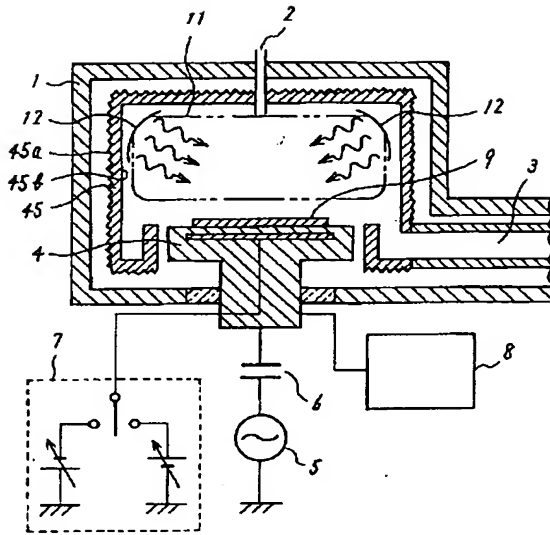


【図15】



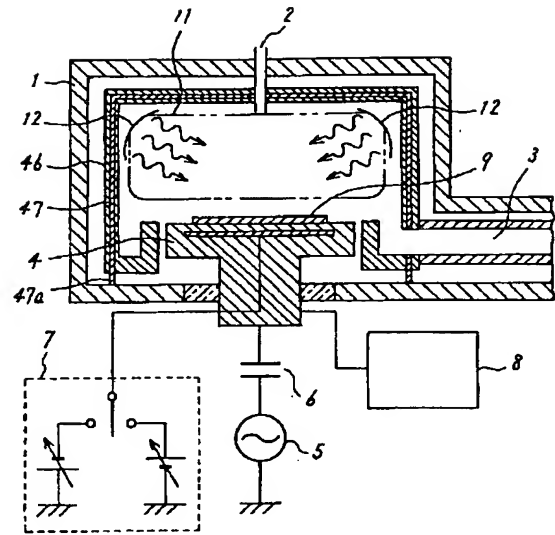
- 42 : 堆積防止部材 (金属)
 43 : 堆積防止部材 (金属酸化物)
 44 : カバー

【図12】



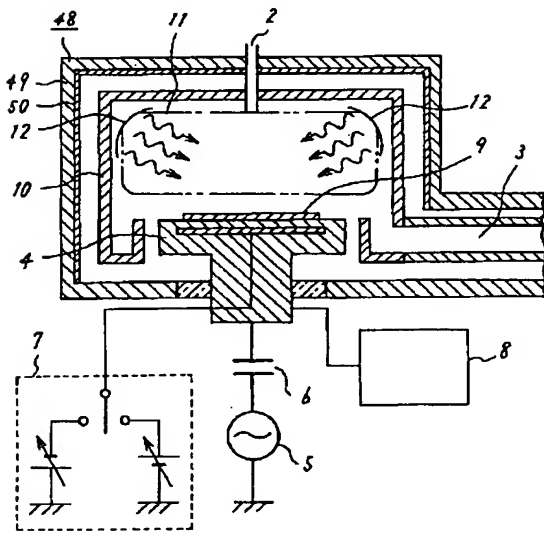
45 : カバー 45a : 第1の面 45b : 第2の面

【図13】



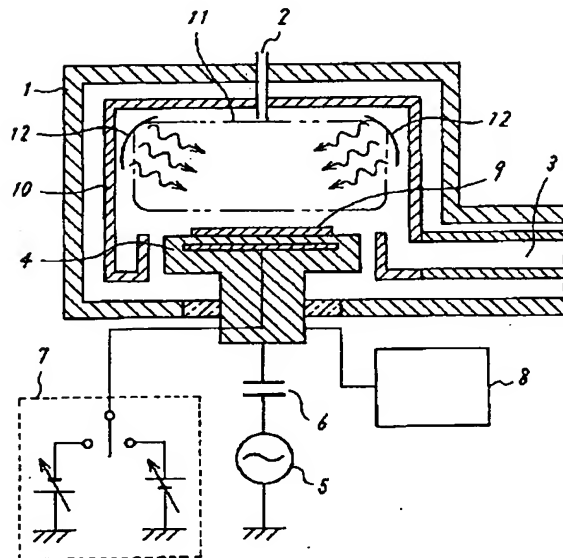
46 : カバー 47 : 放熱部材

【図16】



48 : チャンバー 49, 50 : 壁部材

【図17】



フロントページの続き

(72) 発明者 佐藤 哲夫
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

(72) 発明者 丸山 隆弘
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

(72) 発明者 楠見 嘉宏
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

(72) 発明者 木村 肇
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

(72) 発明者 寺谷 昭美
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

Fターム(参考) 5F004 AA15 BA04 BB32 DA01 DA02
DA16 DB03